

MIDAM MW 240 modbus – 2 x DI, 2 x DO firmware version 01

- **najednou lze vyčíst maximálně 12 wordů (tj. 24byte)**
- **bitově lze adresovat prvních 192 bitů (celý rozsah lze bitově adresovat)**

název	adresa	typ	popis	poznámka
modul LSB	1 LSB	R	identifikace modulu spodní byte	modul má identifikaci 0A24hex
modul MSB	1 MSB	R	identifikace modulu vrchní byte	
firmware LSB	2 LSB	R	verze firmware spodní byte	hodnota 01hex
firmware MSB	2 MSB	R	verze firmware vrchní byte	hodnota 00
status LSB	3 LSB	R, W RAM	status modulu spodní byte bit 0 – povolí zápis do eeprom bit 4 – inicializace eeprom	inicializace eeprom se provede byl-li při startu switch init zapnut, a při zápisu bitu 4 do 1 musí být switch vypnut (indikováno bitem 2 v status MSB)
status MSB	3 MSB	R	status modulu vrchní byte bit 0 - 0 normal mode - 1 init mode bit 1 - 1 při dalším zápisu dat do paměti, která se ukládá do eeprom se všechna data zapíší do eeprom - 0 při dalším zápisu dat se přijatá data zapíší pouze do RAM bit 2 - 1 – eeprom inicializována bit 3 - 0 bit 4 - 0 bit 5 - 1 bit 6 - 0 bit 7 - 1	
adresa	4 LSB	R,W eeprom	adresa modulu	!! POZOR !! změna se projeví až po restartu zařízení (nastavení registru proběhne hned změna adresy až po restartu)
baud rate (přenosová rychlost)	4 MSB	R,W eeprom	komunikace bez parity 10dec ... 1 200bps 11dec ... 2 400bps 12dec ... 4 800bps 13dec ... 9 600bps 14dec ... 19 200bps 15dec ... 38 400bps 16dec ... 57 600bps 17dec ... 115 200bps	!! POZOR !! změna se projeví až po restartu zařízení (nastavení registru proběhne hned změna rychlosti až po restartu)

config 1	5 LSB	R,W eeprom	<p>při impulsu na vstupu dojde ke změně stavu relé</p> <p>bit 0 – vstup0 → rele0 bit 1 – vstup1 → rele1 bit 2 – vstup0 → rele1 bit 3 – vstup1 → rele0</p> <p>kopíruje stav, ale k zápisu na příslušné relé dojde pouze při změně stavu vstupu</p> <p>bit 4 – vstup0 → rele0 bit 5 – vstup1 → rele1 bit 6 – vstup0 → rele1 bit 7 – vstup1 → rele0</p>	<p>log. 0 na příslušném bitu – funkce kopírování vypnuta log. 1 na příslušném bitu zapíná funkci kopírování vstupu na relé</p>
config 2	5 MSB	R,W eeprom	<p>kopíruje stav vstupu na relé (stav relé dle vstupu se zapisuje trvale)</p> <p>bit 0 – vstup0 → rele0 bit 1 – vstup1 → rele1 bit 2 – vstup0 → rele1 bit 3 – vstup1 → rele0</p>	<p>log. 0 na příslušném bitu – funkce kopírování vypnuta log. 1 na příslušném bitu zapíná funkci kopírování vstupu na relé</p>
config 3	6 LSB	R,W eeprom	<p>bit 0 – při reakci na impuls modul spíná na náběžnou/sestupnou hranu</p>	<p>log. 0 modul spíná na náběžnou hranu log. 1 modul spíná na sestupnou hranu</p>
config 4	6 MSB	R,W eeprom		
latch state	7 LSB	R,W eeprom	<p>stav který se bude zachytávat na digitálních vstupech</p> <p>0 – bude se zachytávat log. 0 1 – bude se zachytávat log. 1</p>	
relay com	7 MSB	R,W eeprom	<p>0 – na jednotlivých bitech odpovídajících relátkům znamená, že při nekomunikaci se nic neděje 1 – na jednotlivých bitech odpovídajících relátkům znamená, že při nekomunikaci se nastaví na výstup hodnota v byte state relay</p>	<p>bit 0 je rele 1 bit 1 je rele 2</p>
relay state	8 LSB	R,W eeprom	<p>relátka se sepnou nebo rozepnou (stav udávají odpovídající bity) jestliže modul nebyl stanovený čas dotázán a v proměnné relay com je u příslušného bitu nastavena 1</p>	<p>bit 0 je rele 1 bit 1 je rele 2</p>
relay time	8 MSB	R,W eeprom	<p>času [s] po kterém při nekomunikaci dojde k nastavení relátek do požadovaného stavu</p>	<p>je-li hodnota nastavena na 0 tak se při nekomunikaci nic neděje</p>

relay start enable	9 LSB	R,W eeprom	povolení nastavení relé při startu 0 – na jednotlivých bitech odpovídajících relátkům znamená, že při startu procesoru s jednotlivými relátky nic neděje 1 – na jednotlivých bitech odpovídajících relátkům znamená, že při startu procesoru se relátka nastaví dle hodnot v byte relay start	bit 0 je rele 1 bit 1 je rele 2
relay start	9 MSB	R,W eeprom	stav relé po připojení napájení	bit 0 je rele 1 bit 1 je rele 2
relay	10 LSB	R, W RAM	zapínání/vypínání releových výstupů (DO1-DO8)	bit 0 je rele 1 bit 1 je rele 2
not used	10 MSB	R, W RAM		
latch enable	11 LSB	R,W RAM	zapínání funkce latchingu pro jednotlivé vstupy – zápisem 1 se hodnota registru latched value u daného bitu změní na log. 0 a zůstane v nule do doby zachycení požadované hodnoty po RESETU je nastaven na celý registr na hodnotu 0	vynulování jednotlivých zachycených bitů v registru latched value se provede přechodem jednotlivých bitů z log. 0 do log.1 (zakázáním a opětovným povolením funkce latchingu u jednotlivých bitů)
not used	11 MSB	R, W RAM		
vstupy	12 LSB	R	vyčítání jednotlivých digitálních vstupů (DI1-DI8)	bit 0 je vstup 1 bit 1 je vstup 2
latched value	12 MSB	R	zachycené hodnoty 0 - jestliže po povolení zachytávání nedošlo na jednotlivých bitech k výskytu zachycovaného stavu 1 - jestliže po povolení zachytávání došlo na jednotlivých bitech k výskytu zachycovaného stavu	vynulování jednotlivých bitů se provede zakázáním a opětovným povolením příslušných bitů – viz registr latch enable

Revize:

26.4.2010 ver. 100

Vznik tohoto dokumentu.

28.4.2010 ver. 101

Do config 3 přidána volba bitu 0