

MIDAM maxi Multi IO modbus – 32 x DO, 32 x DI, 16 x AI, 8 x AO

- **najednou lze vyčíst maximálně 53 wordů (tj. 106byte)**
- **bitově lze adresovat prvních 848 bitů (tj. 1LSB – 53MSB)**

název	adresa	typ	popis	poznámka
modul LSB	1 LSB	R	identifikace modulu spodní byte	modul má identifikaci 0103hex
modul MSB	1 MSB	R	identifikace modulu vrchní byte	
firmware LSB	2 LSB	R	verze firmware spodní byte	verze FW (v dec vyjádření) vždy odpovídá verzi tohoto dokumentu; např: FW 13h (19dec) = dokument V 01900 první 3 čísllice verze FW druhé 2 číslice revize dokumentu
firmware MSB	2 MSB	R	verze firmware vrchní byte	
status LSB	3 LSB	R, W RAM	status modulu spodní byte bit 0 – povolí zápis do eeprom bit 4 – inicializace eeprom	inicializace eeprom se provede byl-li při startu switch init zapnut, a při zápisu bitu 4 do 1 musí být switch vypnut (indikováno bitem 2 v status MSB)
status MSB	3 MSB	R	status modulu vrchní byte bit 0 - 0 normal mode - 1 init mode bit 1 - 1 při dalším zápisu dat do paměti, která se ukládá do eeprom se všechna data zapišou do eeprom - 0 při dalším zápisu dat se přijatá data zapišou pouze do RAM bit 2 - 1 – eeprom inicializována bit 4 - 0 – správná i2c komunikace na DPS mezi procesorem a periferiema - 1 – chybná i2c komunikace na DPS mezi procesorem a periferiema bit 5 - 1 bit 6 - 0 bit 7 - 1	
adresa	4 LSB	R,W eeprom	adresa modulu defaultní adresa pro MXIO je 1 defaultní adresa pro MXPLC je 2	!! POZOR !! změna se projeví až po restartu zařízení (nastavení registru proběhne hned změna adresy až po restartu)

baud rate (přenosová rychlost)	4 MSB	R,W eeprom	komunikace bez parity 10dec ... 1200bps 11dec ... 2400bps 12dec ... 4800bps 13dec ... 9600bps 14dec ... 19200bps	!! POZOR !! změna se projeví až po restartu zařízení (nastavení registru proběhne hned změna rychlosti až po restartu)
kalibrace 1	5 LSB	R,W ram	registr pro kalibraci analogových vstupů 1-8 bit 5 – offset kalibrace bit 6 – span kalibrace bit 7 – povolení kalibrace	kalibrace je povolena byl-li při startu switch init zapnut, a při zápisu bitu 7 do 1 musí být switch vypnut (indikováno bitem 3 v kalibrace 1 MSB) offset kalibrace se provede zápisem 0 (před tím musí být v 1) na bit 7 a zápisem 1 na bit 5 span kalibrace se provede zápisem 0 (před tím musí být v 1) na bit 7 a zápisem 1 na bit 6
kalibrace 1	5 MSB	R,W ram	bit 3 – 1 - kalibrace povolena	indikace povolení kalibrace pro analogové vstupy 1-8
kalibrace 2	6 LSB	R,W ram	registr pro kalibraci analogových vstupů 9-16 bit 5 – offset kalibrace bit 6 – span kalibrace bit 7 – povolení kalibrace	funkce stejná jako kalibrace 1 LSB
kalibrace 2	6 MSB	R,W ram	bit 3 – 1 - kalibrace povolena	indikace povolení kalibrace pro analogové vstupy 9-16
vstupní rozsah pro kanály AI1, AI2	7 LSB	R,W eeprom	1 ...Pt1000 (-50 až 150 C) (-5000 až 15000) správá hodnota se získá vydělením 100 3 ... odpor 0 – 1600 ohm (0 až 16000) správá hodnota se získá vydělením 10 5 ... odpor 0 – 5000 ohm (0 až 50000) správá hodnota se získá vydělením 10	bit 0 – bit 3...kanál 1 ... bit 4 – bit 7... kanál 2
vstupní rozsah pro kanály AI3, AI4	7 MSB	R,W eeprom	viz. registr vstupní rozsah pro kanály AI1, AI2	bit 0 – bit 3...kanál 3 ... bit 4 – bit 7... kanál 4
vstupní rozsah pro kanály AI5, AI6	8 LSB	R,W eeprom	viz. registr vstupní rozsah pro kanály AI1, AI2	bit 0 – bit 3...kanál 5 ... bit 4 – bit 7... kanál 6
vstupní rozsah pro kanály AI7, AI8	8 MSB	R,W eeprom	viz. registr vstupní rozsah pro kanály AI1, AI2	bit 0 – bit 3...kanál 7 ... bit 4 – bit 7... kanál 8

vstupní rozsah pro kanály AI9, AI10	9 LSB	R,W eeprom	<p>1 ...Pt1000 (-50 až 150 C) (-5000 až 15000) správá hodnota se získá vydělením 100</p> <p>2 ... napětí 0V – 10 V (0 až 10000) správá hodnota se získá vydělením 1000</p> <p>3 ... odpor 0 – 1600 ohm (0 až 16000) správá hodnota se získá vydělením 10</p> <p>4 ... proud 0 – 20 mA (0 až 20000) správá hodnota se získá vydělením 1000</p> <p>5 ... odpor 0 – 5000 ohm (0 až 50000) správá hodnota se získá vydělením 10</p>	bit 0 – bit 3...kanál 9 ... bit 4 – bit 7... kanál 10
vstupní rozsah pro kanály AI11, AI12	9 MSB	R,W eeprom	viz. registr vstupní rozsah pro kanály AI9, AI10	bit 0 – bit 3...kanál 11 ... bit 4 – bit 7... kanál 12
vstupní rozsah pro kanály AI13, AI14	10 LSB	R,W eeprom	viz. registr vstupní rozsah pro kanály AI9, AI10	bit 0 – bit 3...kanál 13 ... bit 4 – bit 7... kanál 14
vstupní rozsah pro kanály AI15, AI16	10 MSB	R,W eeprom	viz. registr vstupní rozsah pro kanály AI9, AI10	bit 0 – bit 3...kanál 15 ... bit 4 – bit 7... kanál 16
latch state 1	11 LSB	R,W eeprom	stav který se bude zachytávat 0 – bude se zachytávat log. 0 1 – bude se zachytávat log. 1	bit 0 je vstup 1 ... bit 7 je vstup 8
latch state 2	11 MSB	R,W eeprom	stav který se bude zachytávat 0 – bude se zachytávat log. 0 1 – bude se zachytávat log. 1	bit 0 je vstup 9 ... bit 7 je vstup 16
latch state 3	12 LSB	R,W eeprom	stav který se bude zachytávat 0 – bude se zachytávat log. 0 1 – bude se zachytávat log. 1	bit 0 je vstup 17 ... bit 7 je vstup 24
latch state 4	12 MSB	R,W eeprom	stav který se bude zachytávat 0 – bude se zachytávat log. 0 1 – bude se zachytávat log. 1	bit 0 je vstup 25 ... bit 7 je vstup 32
rele com 1	13 LSB	R,W eeprom	0 – na jednotlivých bitech odpovídajících relátkům znamená, že při nekomunikaci se nic neděje 1 – na jednotlivých bitech odpovídajících relátkům znamená, že při nekomunikaci se nastaví na výstup hodnota v byte state rele	bit 0 je rele 1 ... bit 7 je rele 8
rele com 2	13 MSB	R,W eeprom	viz. registr rele com 1	bit 0 je rele 9 ... bit 7 je rele 16
rele com 3	14 LSB	R,W eeprom	viz. registr rele com 1	bit 0 je rele 17 ... bit 7 je rele 24

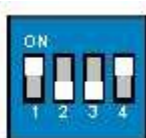
rele com 4	14 MSB	R,W eeprom	viz. registr rele com 1	bit 0 je rele 25 ... bit 7 je rele 32
rele state 1	15 LSB	R,W eeprom	relátka se sepnou nebo rozepnou (stav udávají odpovídající bity) jestliže modul nebyl stanovený čas dotázán a v proměnné rele com je u příslušného bitu nastavena 1	bit 0 je rele 1 ... bit 7 je rele 8
rele state 2	15 MSB	R,W eeprom	viz. registr rele state 1	bit 0 je rele 9 ... bit 7 je rele 16
rele state 3	16 LSB	R,W eeprom	viz. registr rele state 1	bit 0 je rele 17 ... bit 7 je rele 24
rele state 4	16 MSB	R,W eeprom	viz. registr rele state 1	bit 0 je rele 25 ... bit 7 je rele 32
rele time 1	17 LSB	R,W eeprom	čas [s] po kterém při nekomunikaci dojde k nastavení relátek do požadovaného stavu	je-li hodnota nastavena na 0 tak se při nekomunikaci nic nedeje
rezerva 1	17 MSB	17 MSB	17 MSB	nevyužito
rele start enable 1	18 LSB	R,W eeprom	povolení nastavení relé při startu 0 – na jednotlivých bitech odpovídajících relátkům znamená, že při startu procesoru s jednotlivými relátky nic nedeje 1 – na jednotlivých bitech odpovídajících relátkům znamená, že při startu procesoru se relátka nastaví dle hodnot v byte rele start	bit 0 je rele 1 ... bit 7 je rele 8
rele start enable 2	18 MSB	R,W eeprom	viz. registr rele start enable 1	bit 0 je rele 9 ... bit 7 je rele 16
rele start enable 3	19 LSB	R,W eeprom	viz. registr rele start enable 1	bit 0 je rele 17 ... bit 7 je rele 24
rele start enable 4	19 MSB	R,W eeprom	viz. registr rele start enable 1	bit 0 je rele 25 ... bit 7 je rele 32
rele start 1	20 LSB	R,W eeprom	stav relé po připojení napájení	bit 0 je rele 1 ... bit 7 je rele 8
rele start 2	20 MSB	R,W eeprom	stav relé po připojení napájení	bit 0 je rele 9 ... bit 7 je rele 16
rele start 3	21 LSB	R,W eeprom	stav relé po připojení napájení	bit 0 je rele 17 ... bit 7 je rele 24
rele start 4	21 MSB	R,W eeprom	stav relé po připojení napájení	bit 0 je rele 25 ... bit 7 je rele 32

latch enable 1	22 LSB	R,W RAM	zapínání funkce latchování pro jednotlivé vstupy – zápisem náběžné hrany (změna z 0 – 1) se hodnota registru latched value u daného bitu změní na log. 0 a zůstane v nule do doby zachycení požadované hodnoty po RESETU je nastaven celý registr na hodnotu 0	vynulování jednotlivých zachycených bitů v registru latched value se provede přechodem jednotlivých bitů z log. 0 do log.1 (zakázáním a opětovným povolením funkce latchování u jednotlivých bitů) vstupy DI1 - DI8
latch enable 2	22 MSB	R,W RAM	viz. registr latch enable 1	viz. registr latch enable 1 vstupy DI9 – DI16
latch enable 3	23 LSB	R,W RAM	viz. registr latch enable 1	viz. registr latch enable 1 vstupy DI17 – DI24
latch enable 4	23 MSB	R,W RAM	viz. registr latch enable 1	viz. registr latch enable 1 vstupy DI25 – DI32
rele 1	24 LSB	R,W RAM	zapínání / vypínání releových výstupů DO1-DO8	bit 0 je rele 1 ... bit 7 je rele 8
rele 2	24 MSB	R,W RAM	zapínání / vypínání releových výstupů DO9-DO16	bit 0 je rele 9 ... bit 7 je rele 16
rele 3	25 LSB	R,W RAM	zapínání / vypínání releových výstupů DO17-DO24	bit 0 je rele 17 ... bit 7 je rele 24
rele 4	25 MSB	R,W RAM	zapínání / vypínání releových výstupů DO25-DO32	bit 0 je rele 25 ... bit 7 je rele 32
hodnota kanálu AO1	26 LSB 26 MSB	R,W RAM	hodnoty jednotlivých analogových výstupních kanálů jsou v rozsahu 0000hex – 0FFFhex tj. (0 dec – 4095dec) 0000hex odpovídá 0V 0FFFhex odpovídá 10V	analogové výstupní kanály
hodnota kanálu AO2	27 LSB 27 MSB	R,W RAM	viz. registr hodnota kanálu AO1	
hodnota kanálu AO3	28 LSB 28 MSB	R,W RAM	viz. registr hodnota kanálu AO1	
hodnota kanálu AO4	29 LSB 29 MSB	R,W RAM	viz. registr hodnota kanálu AO1	
hodnota kanálu AO5	30 LSB 30 MSB	R,W RAM	viz. registr hodnota kanálu AO1	
hodnota kanálu AO6	31 LSB 31 MSB	R,W RAM	viz. registr hodnota kanálu AO1	
hodnota kanálu AO7	32 LSB 32 MSB	R,W RAM	viz. registr hodnota kanálu AO1	
hodnota kanálu AO8	33 LSB 33 MSB	R,W RAM	viz. registr hodnota kanálu AO1	

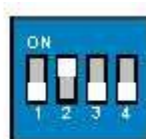
latched value 1	34 LSB	R	zachycené hodnoty 0 - jestliže po povolení zachytávání nedošlo na jednotlivých bitech k výskytu zachycovaného stavu 1 - jestliže po povolení zachytávání došlo na jednotlivých bitech k výskytu zachycovaného stavu	vynulování jednotlivých bitů se provede zakázáním a opětovným povolením příslušných bitů – viz registr latch enable vstupy DI1-DI8
latched value 2	34 MSB	R	viz. registr latched value 1	viz. registr latched value 1 vstupy DI9-DI16
latched value 3	35 LSB	R	viz. registr latched value 1	viz. registr latched value 1 vstupy DI17-DI24
latched value 4	35 MSB	R	viz. registr latched value 1	viz. registr latched value 1 vstupy DI25-DI32
vstupy 1	36 LSB	R	vyčítání jednotlivých digitálních vstupů DI1-DI8	bit 0 je vstup 1 ... bit 7 je vstup 8
vstupy 2	36 MSB	R	vyčítání jednotlivých digitálních vstupů DI9-DI16	bit 0 je vstup 9 ... bit 7 je vstup 16
vstupy 3	37 LSB	R	vyčítání jednotlivých digitálních vstupů DI17-DI24	bit 0 je vstup 17 ... bit 7 je vstup 24
vstupy 4	37 MSB	R	vyčítání jednotlivých digitálních vstupů DI24-DI32	bit 0 je vstup 25 ... bit 7 je vstup 32
hodnota kanálu AI1	38 LSB 38 MSB	R	naměřené hodnoty na jednotlivých analogových vstupních kanálech	naměřené hodnoty na jednotlivých analogových vstupních kanálech
hodnota kanálu AI2	39 LSB 39 MSB	R	viz. registr hodnota kanálu AI1	
hodnota kanálu AI3	40 LSB 40 MSB	R	viz. registr hodnota kanálu AI1	
hodnota kanálu AI4	41 LSB 41 MSB	R	viz. registr hodnota kanálu AI1	
hodnota kanálu AI5	42 LSB 42 MSB	R	viz. registr hodnota kanálu AI1	
hodnota kanálu AI6	43 LSB 43 MSB	R	viz. registr hodnota kanálu AI1	
hodnota kanálu AI7	44 LSB 44 MSB	R	viz. registr hodnota kanálu AI1	
hodnota kanálu AI8	45 LSB 45 MSB	R	viz. registr hodnota kanálu AI1	
hodnota kanálu AI9	46 LSB 46 MSB	R	viz. registr hodnota kanálu AI1	
hodnota kanálu AI10	47 LSB 47 MSB	R	viz. registr hodnota kanálu AI1	
hodnota kanálu AI11	48 LSB 48 MSB	R	viz. registr hodnota kanálu AI1	
hodnota kanálu AI12	49 LSB 49 MSB	R	viz. registr hodnota kanálu AI1	

hodnota kanálu AI13	50 LSB 50 MSB	R	viz. registr hodnota kanálu AI1	
hodnota kanálu AI14	51 LSB 51 MSB	R	viz. registr hodnota kanálu AI1	
hodnota kanálu AI15	52 LSB 52 MSB	R	viz. registr hodnota kanálu AI1	
hodnota kanálu AI16	53 LSB 53 MSB	R	viz. registr hodnota kanálu AI1	

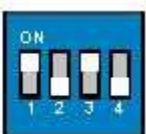
	SW1	SW2	SW3	SW4
Odpor				
0 - 1600ohm	ON	OFF	OFF	ON
0 - 5000ohm	ON	OFF	OFF	ON
Pt1000	ON	OFF	OFF	ON



Napětí				
0 - 10V	OFF	ON	OFF	OFF



Proud				
0 - 20mA	ON	OFF	ON	OFF



Revize:

10.2.2009 ver. 100

Výchozí verze po rozdělení celkové MB mapy.

23.2.2009 ver. 101

Přidán popis rozsahů na pianku na DPS

4.5.2009 ver. 102

Změněna firmvaru na verzi 2. Problém byl, když se k maximulti IO dali na sběrnici další moduly, tak se maximulti resetoval. Chyba byla v uartu, kdy byla povolena funkce detekce chyb uartu, ale nebylo napsané přerušení pro tuto funkci.

3.7.2009 ver. 103

- oprava názvu dokumentu

23.3.2010 ver. 104

Smazána verze firmvaru pro kterou je MB mapa určena, teď bude univerzální v dokumentu byla špatně uvedena identifikace modulu (opraveno) ještě umazan nesmysl s kalibrováním u status registru, kalibrace u tohoto modulu se provádí ve zvláštních registrech

23.9.2011 ver. 00700

Přejmenování dokumentu podle dohodnuté konvence - viz. dokument vytvoreni_dokumentu.pdf

23.5.2012 ver. 00701

Do registru 4LSB doplněn popis o adresách. Defaultní adresa je u MXPLC jiná než u MXIO