R330 modbus – 32 výstupů typu otevřený kolektor

- **bitová adresa = 16 * (word adresa – 1) + 1**
- **OC – open collector (otevřený kolektor)**

název	adresa	typ (def.)	popis	poznámka
modul LSB	1 LSB	R	identifikace modulu spodní byte	modul má identifikaci 8106hex
modul MSB	1 MSB	R	identifikace modulu vrchní byte	
firmware LSB	2 LSB	R	verze firmware spodní byte	verze FW (v dec vyjádření) **vždy** odpovídá verzi tohoto dokumentu
firmware MSB	2 MSB	R	verze firmware vrchní byte	
status LSB	3 LSB	R, W RAM	status modulu spodní byte **bit 0** – povolí zápis do eeprom **bit 1** – povolí SW reset **bit 4** – inicializace eeprom **bit 5** – centrální zákaz zápisu (všechny RW registry)	**inicializace eeprom** se provede byl-li při startu switch init zapnut, a při zápisu bitu 4 do 1 musí být switch vypnut (indikováno bitem 2 v status MSB); **SW reset** se provede zápisem do registru SW reset (adr. 1002)
status MSB	3 MSB	R	status modulu vrchní byte **bit 0** - 0 normal mode - 1 init mode **bit 1** - 1 při dalším zápisu dat do paměti, která se ukládá do eeprom se **všechna** data zapíšou do **eeprom** - 0 při dalším zápisu dat se **přijatá** data zapíšou **pouze do RAM** **bit 2** – 1 – eeprom inicializována **bit 3** – indikace centrálního zákazu zápisu **bit 4** – 0 **bit 5** - povolení SW resetu **bit 6** - 0 **bit 7** – 1	bit 3 ... indikace centrálního zákazu zápisu – nastavuje se bitem 5 v status LSB
adresa	4 LSB	R,W eeprom (1)	adresa modulu	**!! POZOR !!** změna se projeví až po restartu zařízení (nastavení registru proběhne hned změna adresy až po restartu)
baud rate (přenosová rychlost)	4 MSB	R,W eeprom (13)	komunikace bez parity 10dec … 1 200bps 11dec … 2 400bps 12dec … 4 800bps 13dec … 9 600bps 14dec … 19 200bps 15dec … 38 400bps 16dec … 57 600bps 17dec … 115 200bps	**!! POZOR !!** změna se projeví až po restartu zařízení (nastavení registru proběhne hned změna rychlosti až po restartu)

relay low	5 LSB	R, W RAM	zapínání/vypínání OC výstupů	bit 0 je OC1 bit 1 je OC2 bit 2 je OC3 bit 3 je OC4 bit 4 je OC5 bit 5 je OC6 bit 6 je OC7 bit 7 je OC8
relay high	5 MSB	R, W RAM	zapínání/vypínání OC výstupů	bit 0 je OC9 bit 1 je OC10 bit 2 je OC11 bit 3 je OC12 bit 4 je OC13 bit 5 je OC14 bit 6 je OC15 bit 7 je OC16
relay com low	6 LSB	R,W eeprom (0)	**0** – na jednotlivých bitech odpovídajících OC znamená, že při nekomunikaci se nic neděje **1** – na jednotlivých bitech odpovídajících OC znamená, že při nekomunikaci se nastaví na výstup hodnota v byte **state relay**	bit 0 je OC 1 … bit 7 je OC 8
relay com high	6 MSB	R,W eeprom (0)	**0** – na jednotlivých bitech odpovídajících OC znamená, že při nekomunikaci se nic neděje **1** – na jednotlivých bitech odpovídajících OC znamená, že při nekomunikaci se nastaví na výstup hodnota v byte **state relay**	bit 0 je OC 9 … bit 7 je OC 16
relay state	7 LSB	R,W eeprom (0)	OC se sepnou nebo rozepnou (stav udávají odpovídající bity) jestliže modul nebyl stanovený čas dotázán a v proměnné **relay com** je u příslušného bitu nastavena 1	bit 0 je OC 1 … bit 7 je OC 8
relay state	7 MSB	R,W eeprom (0)	OC se sepnou nebo rozepnou (stav udávají odpovídající bity) jestliže modul nebyl stanovený čas dotázán a v proměnné **relay com** je u příslušného bitu nastavena 1	bit 0 je OC 9 … bit 7 je OC 16
relay time	8 LSB	R,W eeprom (30)	času [s] po kterém při nekomunikaci dojde k nastavení OC do požadovaného stavu	je-li hodnota nastavena na 0 tak se při nekomunikaci nic neděje
	8 MSB	R, W RAM	rezerva	

relay start enable low	9 LSB	R,W eeprom (0)	povolení nastavení OC při startu **0** – na jednotlivých bitech odpovídajících OC znamená, že při startu procesoru s jednotlivými OC nic neděje **1** – na jednotlivých bitech odpovídajících OC znamená, že při startu procesoru se OC nastaví dle hodnot v byte **relay start**	bit 0 je OC 1 … bit 7 je OC 8
relay start enable high	9 MSB	R,W eeprom (0)	povolení nastavení OC při startu **0** – na jednotlivých bitech odpovídajících OC znamená, že při startu procesoru s jednotlivými relátky nic neděje **1** – na jednotlivých bitech odpovídajících OC znamená, že při startu procesoru se relátka nastaví dle hodnot v byte **relay start**	bit 0 je OC 9 … bit 7 je OC 16
relay start low	10 LSB	R,W eeprom (0)	stav OC po připojení napájení	bit 0 je OC 1 … bit 7 je OC 8
relay start high	10 LSB	R,W eeprom (0)	stav OC po připojení napájení	bit 0 je OC 9 … bit 7 je OC 16
relay 2 low	11 LSB	R, W RAM	zapínání/vypínání OC výstupů	bit 0 je OC17 bit 1 je OC18 bit 2 je OC19 bit 3 je OC20 bit 4 je OC21 bit 5 je OC22 bit 6 je OC23 bit 7 je OC24
relay 2 high	11 MSB	R, W RAM	zapínání/vypínání OC výstupů	bit 0 je OC25 bit 1 je OC26 bit 2 je OC27 bit 3 je OC28 bit 4 je OC29 bit 5 je OC30 bit 6 je OC31 bit 7 je OC32
relay 2 com low	12 LSB	R,W eeprom (0)	**0** – na jednotlivých bitech odpovídajících OC znamená, že při nekomunikaci se nic neděje **1** – na jednotlivých bitech odpovídajících OC znamená, že při nekomunikaci se nastaví na výstup hodnota v byte **state relay**	bit 0 je OC 17 … bit 7 je OC 24

relay 2 com high	12 MSB	R,W eeprom (0)	**0** – na jednotlivých bitech odpovídajících OC znamená, že při nekomunikaci se nic neděje **1** – na jednotlivých bitech odpovídajících OC znamená, že při nekomunikaci se nastaví na výstup hodnota v byte **state relay**	bit 0 je OC 25 … bit 7 je OC 32
relay 2 state	13 LSB	R,W eeprom (0)	OC se sepnou nebo rozepnou (stav udávají odpovídající bity) jestliže modul nebyl stanovený čas dotázán a v proměnné **relay com** je u příslušného bitu nastavena 1	bit 0 je OC 17 … bit 7 je OC 24
relay 2 state	13 MSB	R,W eeprom (0)	OC se sepnou nebo rozepnou (stav udávají odpovídající bity) jestliže modul nebyl stanovený čas dotázán a v proměnné **relay com** je u příslušného bitu nastavena 1	bit 0 je OC 25 … bit 7 je OC 32
relay 2 start enable low	14 LSB	R,W eeprom (0)	povolení nastavení OC při startu **0** – na jednotlivých bitech odpovídajících OC znamená, že při startu procesoru s jednotlivými OC nic neděje **1** – na jednotlivých bitech odpovídajících OC znamená, že při startu procesoru se OC nastaví dle hodnot v byte **relay start**	bit 0 je OC 17 … bit 7 je OC 24
relay 2 start enable high	14 MSB	R,W eeprom (0)	povolení nastavení OC při startu **0** – na jednotlivých bitech odpovídajících OC znamená, že při startu procesoru s jednotlivými relátky nic neděje **1** – na jednotlivých bitech odpovídajících OC znamená, že při startu procesoru se relátka nastaví dle hodnot v byte **relay start**	bit 0 je OC 25 … bit 7 je OC 32
relay 2 start low	15 LSB	R,W eeprom (0)	stav OC po připojení napájení	bit 0 je OC 17 … bit 7 je OC 24
relay 2 start high	15 LSB	R,W eeprom	stav OC po připojení napájení	bit 0 je OC 25 … bit 7 je OC 32
up time 1	16 LSB	R	čas v [s] chodu modulu od připojení napájení nebo od resetu modulu	LSB
up time 2	16 MSB	R		
up time 3	17 LSB	R		
up time 4	17 MSB	R		MSB

number EE values 1	18 LSB	R	počet zápisů do eeprom – adresa, BR, rozsah ...	počítadlo 0 …. FFFEh, počítadlo nerotuje dokola, zastaví se na hodnotě FFFEh
number EE values 2	18 MSB	R		
uptime	1000 LSB 1000MSB 1001 LSB 1001MSB	R	uptime [s]	
SW reset	1002 LSB 1002MSB	R,W RAM	Zápis nenulové hodnoty provede SW reset, pokud byl předtím povolen, viz. Status LSB bit 1.	
serial number	1003 LSB 1003MSB 1004 LSB 1004MSB	R,W eeprom (0 – přiděleno z výroby)	Sériové číslo modulu. Možné zapsat pouze pokud je nulové	
serial port settings	1005 LSB	R,W eeprom (0)	nastavení sériového portu **bity 0, 1** – parita 0 žádná 1 sudá 2 lichá **bit 2** – 0 jeden stopbit 1 dva stopbity	**!! POZOR !!** změna se projeví až po restartu zařízení (nastavení registru proběhne hned změna rychlosti až po restartu)
rezerva	1005MSB	R		
dip switch	1006 LSB	R	Aktuální hodnota dip switche	
rezerva	1006MSB	R		